

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2004年 3月 1日

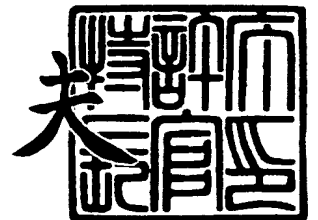
出願番号
Application Number: 特願2004-056362
[ST. 10/C]: [JP2004-056362]

出願人
Applicant(s): 株式会社リコー

2004年 3月23日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3023842

【書類名】 特許願
【整理番号】 190136
【提出日】 平成16年 3月 1日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 13/00 301
【発明者】
 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内
 【氏名】 山本 斉
【発明者】
 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内
 【氏名】 秋山 和仁
【特許出願人】
 【識別番号】 000006747
 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号
 【氏名又は名称】 株式会社リコー
【代理人】
 【識別番号】 100062144
 【弁理士】
 【氏名又は名称】 青山 葆
 【電話番号】 06-6949-1261
 【ファクシミリ番号】 06-6949-0361
【選任した代理人】
 【識別番号】 100086405
 【弁理士】
 【氏名又は名称】 河宮 治
 【電話番号】 06-6949-1261
 【ファクシミリ番号】 06-6949-0361
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 94915
 【出願日】 平成15年 3月31日
【手数料の表示】
 【予納台帳番号】 013262
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9808860

【書類名】 特許請求の範囲**【請求項 1】**

コネクタに接続された規格に準拠するカードを制御する P C カード制御装置であって、規格に準拠するカード以外に、直接、又は、アダプタを介してコネクタに接続された新しい規格に準拠する新カードを検出した場合に、新カード検出信号を出力するカード検出部と、

新カード検出信号の入力に応じて、コネクタを、新カード用のバスに、接続する配線切換回路とを備えることを特徴とする P C カード制御装置。

【請求項 2】

配線切換回路が、新カード検出信号の入力に応じてコネクタを新カード用のバスに接続するアナログスイッチであることを特徴とする請求項 1 に記載の P C カード制御装置。

【請求項 3】

配線切換回路が、新カード検出信号の入力に応じてコネクタを新カード用のバスに接続する U S B ハブであることを特徴とする請求項 1 に記載の P C カード制御装置。

【請求項 4】

更に、カード検出部からの新カード検出信号の入力に応じて、コネクタへの供給電圧を変換する電圧変換回路を備えたことを特徴とする請求項 1 乃至請求項 3 の何れかに記載の P C カード制御装置。

【請求項 5】

請求項 1 乃至請求項 4 の何れかに記載の P C カード制御装置を 1 チップの I C に集積化したことを特徴とする P C カード制御装置。

【請求項 6】

規格に準拠したカード以外に、直接、又は、アダプタを介してコネクタに接続された新しい規格に準拠した新カードを認識する P C カード制御方法であって、

新しい規格に準拠する新カードのコネクタへの接続を検出して新カード検出信号を生成する新カード検出工程と、

新カード検出信号に応じてコネクタを新カード用のバスに接続する配線切換回路を用いて、配線の切換を行う配線切換工程とで成ることを特徴とする P C カード制御方法。

【請求項 7】

配線切換工程において用いる配線切換回路が、新カード検出信号の入力に応じて上記コネクタを新カード用のバスに接続するアナログスイッチであることを特徴とする請求項 6 に記載の P C カード制御方法。

【請求項 8】

配線切換工程において用いる配線切換回路が、新カード検出信号の入力に応じて、コネクタを、新カード用のバスに接続する U S B ハブであることを特徴とする請求項 6 に記載の P C カード制御方法。

【書類名】明細書**【発明の名称】** P C カード制御装置及び P C カード制御方法**【技術分野】****【0001】**

本発明は、P C M C I A に準拠する P C カード及び新カードを認識する P C カード制御装置及び P C カード制御方法に関する。

【背景技術】**【0002】**

従来より、ノート型パソコン等の携帯型の情報端末に実装され、P C M C I A に準拠する P C カード制御装置が備えられている。当該 P C カード制御装置は、名刺サイズの P C カードを取り扱うものであったが、近年、上記携帯型の情報端末の一層の小型化が進んだことから、P C カードよりも小型で、効率の良いバス形式（U S B 2. 0、及び、P C I express等）を採用した新カードを用いる新カード制御装置が提案されている。

【0003】

しかし、P C カード制御装置の普及が進んだ現在、現行の P C カードが上記小型の新カードに完全に切り換わるには、ある程度の期間が必要であり、それまでの間は両タイプのカードが並存することになる。そこで、上記期間中は、P C カード及び新カード、両方のカードの使用を可能にするシステムが必要になる。

【0004】

上記システムの実施形態としては、従来の P C カードの制御装置とは別に、新たに新カードの制御装置を追加する形態（以下、第 1 のケースという）、上記新カードの認識システムを追加する代わりに、新カードを P C カードに完全に変換する機能を備えた P C M C I A アクティブカードアダプタを利用する形態（以下、第 2 のケースという）、そして、新カードの信号ピンを対応する P C カードの信号ピンの配列に変換する P C M C I A パッシブカードアダプタと、システム内部において新カードの接続を認識し、新カード用のコントローラに接続する制御装置を用意する形態（以下、第 3 のケースという）の合計 3 つの形態が考えられる。

【0005】

上記第 1 のケースの場合、情報端末にカード用のコネクタを 2 つ備えることになり、カード認識システムの小型化が図りにくい。上記第 2 のケースの場合、使用者は、新カードの他に、高価で、大きく重いアクティブカードアダプタを携帯する必要が生じ、利用の便が悪い。そこで、以下、新カードの利用に際し、信号線の配線変換だけを行う小型軽量のパッシブカードアダプタを用いる第 3 のケースについて考察する。

【0006】

図 1 2 は、P C M C I A に準拠するパッシブカードアダプタ 2 0 1 を利用して、新カード 2 を認識する P C カード制御装置 5 0 を備えるコンピュータシステム 2 0 0 を示す図である。当該コンピュータシステム 2 0 0 は、中央演算処理装置やメモリを実装したチップセット（マザーボードともいう）6 の図示しない P C I バス・カード用のソケットに、P C カードコネクタ 5 を備える P C カード制御装置 5 0 の拡張ボードを接続したものである。

【0007】

パッシブカードアダプタ 2 0 1 は、新カード 2 用のコネクタ 3 と、コンピュータ本体側に備える P C カード（図 1 2 には、示されていない）用のコネクタ 5 への挿し込み口 6 とを備え、新カード 2 の信号ピンの配列を P C カードの信号ピンの配列に変換する。

【0008】

P C カード制御装置 5 0 は、カード検出部 5 1、マルチプレクサ（図中、M U X と記す）5 3、当該マルチプレクサ 5 3 に P C カード・バス b 1 を介して接続される P C M C I A コントローラ 5 4、上記マルチプレクサ 5 3 に U S B バス b 2 を介して接続される U S B ホストコントローラ 5 5、及び、カード検出部 5 1 とマルチプレクサ 5 3 に対応する信号線の接続された P C カード用のコネクタ 5 とで構成される。上記 U S B コントローラ 5

5は、USBバスb2に流れるデータをPCIバスのデータ形式に変換するものである。

【0009】

図示するように、チップセット6にUSBホストコントローラ6aが内蔵されているにもかかわらず、PCカード制御装置50内にUSBホストコントローラ55を設けてあるのは、PCカード制御装置50が、PCIバスb3を介してチップセット6に接続されており、新カードのデータ形式をPCIバス形式に一旦変換する必要があるためである。

【0010】

カード検出部51は、コネクタ5に挿し込まれたカードがPCカードであるのか、又は、パッシブカードアダプタ201を利用して接続された新カード2であるのかを判別し、PCカードの接続時には、PCカード・バスb1を選択してコネクタ2とPCMCIAコントローラ54を接続し、新カード2の接続時には、USBバスb2を選択してコネクタ2とUSBホストコントローラ55とを接続する。

【0011】

上記PCカード制御装置50は、各コンピュータが、新カードのシステムに完全に移行するまでの過渡期に使用されるものである。このため、PCカード制御装置50の製品化にあたっては、より簡単な構成で、かつ、従来のPCカード制御装置を制御する上位のホスト(チップセット6に搭載されている中央演算処理装置)においても制御プログラムを変更することなく実施でき、更には、上記過渡期に使用されるものであっても別の新しい拡張カードが開発された場合には、上記新しいカードにも柔軟に対応できる拡張性を持つのが好ましい。

【0012】

パソコン側のPCIバスと、PCカード側のPCカードバスとの間を仲介するためのPCカード制御装置を扱ったものとして以下の特許文献1がある。

【特許文献1】特開2000-259510号公報、「バス・ブリッジ回路、情報処理システム、及びカードバス・コントローラ」(請求項1、図6)

【0013】

上記特許文献1には、ユーザーが直接的にアクセス不能な1次側(PCI)バスと、ユーザーが直接アクセス可能な2次側(PCMCIA)バスとの間に接続されるバスブリッジ(PCカード制御装置)に対して「パススルー」という特別なモードを実現して、そのバスブリッジを経由することなく、1次側バス上のトランザクションを非破壊的に検査できるシステムが開示されている。

【0014】

また、本願出願人により、チップセット6に搭載する中央演算処理装置によるソフトウェア処理、及び、専用に設けたハードウェア回路による処理によって、PCカードと、PCMCIAに準拠していない新カードの両方を認識するシステムが提案されている(特願2002-269935号)。

【発明の開示】

【発明が解決しようとする課題】

【0015】

図12に示すPCカード制御装置50は、PCカードのみを制御する装置に比べて、マルチプレクサ53だけでなく、USBバス形式のデータをPCIバスの形式に変換するUSBホストコントローラ55が追加されるため、回路が大型化し、かつ、複雑化する。

【0016】

PCカードへの給電は、チップセット6に搭載されているホスト(CPU)側からのソフトウェアによる制御によって行われる。現行のPCMCIAカード1は、5v又は3.3vで駆動するものであるが、新カード2は、1.5vでも駆動される事が決まっている。このため、駆動電力の異なる新カード3に対応するには、新たな電源と当該電源を制御する制御プログラムが必要になる。

【0017】

また、上記PCカード制御装置50では、PCカード・バスb1及びUSBバスb2の

切り換えを行うのにマルチプレクサ (MUX) 53を用いるが、動作信号の振幅が小さい新規格のバスであるUSB 2.0の場合には、使用できないという問題を有する。

【0018】

本発明は、上述した課題を解決するためになされたものであり、より簡単な構成でUSB 2.0やPCI express等の新規格のバスに対応した新カードに容易に対応できるPCカード制御装置及びPCカード制御方法を提供することを目的とする。

【課題を解決するための手段】

【0019】

本発明の第1のPCカード制御装置は、コネクタに接続された規格に準拠するカードを制御するPCカード制御装置であって、規格に準拠するカード以外に、直接、又は、アダプタを介してコネクタに接続された新しい規格に準拠する新カードを検出した場合に新カード検出信号を出力するカード検出部と、新カード検出信号の入力に応じて、コネクタを、新カード用のバスに、直接接続する配線切換回路とを備えることを特徴とする。

【0020】

本発明の第2のPCカード制御装置は、本発明の第1のPCカード制御装置において、配線切換回路が、新カード検出信号の入力に応じてコネクタを新カード用のバスに接続するアナログスイッチであることを特徴とする。

【0021】

本発明の第3のPCカード制御装置は、本発明の第1のPCカード制御装置において、上記配線切換回路が、新カード検出信号の入力に応じて、コネクタを、新カード用のバスに、接続するUSBハブであることを特徴とする。

【0022】

本発明の第4のPCカード制御装置は、本発明の第1乃至第3の何れかのPCカード制御装置において、更に、カード検出部からの新カード検出信号の入力に応じて、コネクタへの供給電圧を変換する電圧変換回路を備えたことを特徴とする。

【0023】

本発明の第5のPCカード制御装置は、本発明の第1乃至第4の何れかのPCカード制御装置を1チップのICに集積化したことを特徴とする。

【0024】

本発明の第1のPCカード制御方法は、規格に準拠したカード以外に、直接、又は、アダプタを介してコネクタに接続された新しい規格に準拠した新カードを認識するPCカード制御方法であって、新カードのコネクタへの接続を検出して新カード検出信号を生成する新カード検出工程と、新カード検出信号に応じてコネクタを新カード用のバスに直接接続する配線切換回路を用いて、配線の切換を行う配線切換工程とで成ることを特徴とする。

【0025】

本発明の第2のPCカード制御方法は、本発明の第1のPCカード制御方法において、配線切換工程において用いる配線切換回路が、新カード検出信号の入力に応じてコネクタを新カード用のバスに接続するアナログスイッチであることを特徴とする。

【0026】

本発明の第3のPCカード制御方法は、本発明の第1のPCカード制御方法において、配線切換工程において用いる配線切換回路が、新カード検出信号の入力に応じてコネクタを新カード用のバスに接続するUSBハブであることを特徴とする。

【発明の効果】

【0027】

本発明の第1のPCカード制御装置は、配線切換回路を用意したことで、カードの種類に応じた迅速なバスの切換が可能になった。

【0028】

本発明の第2のPCカード制御装置は、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、アナログスイッチで成る配線切換回路を用いたことで、小振幅の信号

に対応することができる。

【0029】

本発明の第3のPCカード制御装置は、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、USBハブで成る配線切換回路を用いたことで、安価な市販品を用いて配線切換回路を構成することができる。

【0030】

本発明の第4のPCカード制御装置は、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、電力変換スイッチを備えたことで、ソフトウェア制御処理を排除して迅速な電源の切換が可能になる。

【0031】

本発明の第5のPCカード制御装置は、本発明の上記何れかのPCカード制御装置を1チップ化したことにより、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、コンピュータのチップセットへの実装面積の小型化、及び、一般的なチップセットが予め備える拡張ボード用のソケットの有効活用を図ることができる。

【0032】

本発明の第1のPCカード制御方法は、配線切換回路を用いることによりカードの種類に応じた迅速なバスの切換を行うことができる。

【0033】

本発明の第2のPCカード制御方法は、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、アナログスイッチで成る配線切換回路を用いることにより、小振幅の信号に対応することができる。

【0034】

本発明の第3のPCカード制御方法は、カードの種類に応じた迅速なバスの切換が可能になるだけでなく、USBハブで成る配線切換回路を用いることにより、安価な市販品を用いて配線切換回路を構成することができる。

【発明を実施するための最良の形態】

【0035】

(1) 実施の形態1

図1は、実施形態1に係るPCカード制御装置11を備えるコンピュータシステム100の構成図である。上記従来技術の欄で説明した図12に示すPCカード制御装置50を備えるコンピュータシステム200およびパッシブカードアダプタ201の構成要素と同じものについては、同じ参照番号を付してある。

【0036】

コンピュータシステム100は、ホストとして機能する中央演算処理装置やメモリを実装したチップセット6が備えるPCIバスb3及びUSBバスb5の拡張ボード用のソケットに、PCカードコネクタ5を備えるPCカード制御装置11の拡張ボードを接続したものである。

【0037】

なお、PCカード制御装置11は、1チップのICに集積化しても良い。この場合、装置11自体の小型化の他に、チップセット6に上記拡張用ボードのソケットを用いずに別の小型のIC用ソケットを用いて実装することが可能になり、数の限られた拡張ボード用のソケットの有効利用を図ることができる。

【0038】

PCカード制御装置11は、カード検出部52、PCMCIAコントローラ54、I/O回路56、及び、アナログスイッチ（図中、ASWと記す）57で構成されている。ここで、アナログスイッチとは、メカニカルなリレーと同様の特性を持ち、小振幅で高い周波数の信号、例えば、USB2.0の規格に準拠して用いられる信号を正確に伝播しうるスイッチのことを意味する。カード検出部52は、コネクタ5に接続されたカードが新カード2であるのか否かを表すカード検出信号を、I/O回路56及びアナログスイッチ57に出力する。なお、本図では、カードの種類に応じて供給する電源電圧を切り換える回

路（電源切り換え部 60、パワースイッチ 62, 64）については示していない。当該電源の切り換え回路については、後に図 4 を参照しつつ説明する。

【0039】

PCMCIA に準拠したパッシブカードアダプタ 1 は、新カード 2 用のコネクタ 3 と、コンピュータ本体側に備える PC カード用のコネクタ 5 への挿し込み口 1a とを備え、新カード 2 の信号ピンの配列を PC カードの信号ピンの配列に変換する。

【0040】

カード検出用の信号 (CD1#, CD2#, VS1#, VS2# : 各信号の表記は PCMCIA に準拠する) を伝送する 4 本の制御ライン L1 の一端は、カード検出部 52 に接続され、他端は、PCMCIA コネクタ 5 の内の 4 つのピンを通じて、当該コネクタ 5 に挿入されたパッシブカードアダプタ 1 側の雌のコネクタ 1a の内の対応する 4 つのピン接続穴にそれぞれ電氣的に接続されている。

【0041】

データライン L2 の一端は、コネクタ 5 を介して、パッシブカードアダプタ 1 又は PC カードが備える複数のピンに接続され、他端は、PCMCIA バス上のデータを扱う I/O 回路 56 を介して PCMCIA コントローラ 54 に接続される。また、データライン L2 は、途中で分岐してアナログスイッチ 57 を介してチップセット 6 よりの USB バスにも接続されている。

【0042】

I/O 回路 56 は、Low レベルのカード検出信号の入力に応じてイネーブルになる回路であり、より詳しくは、後に参照する図 4 に示すとおり、2 個の I/O 回路 56a, 56b で構成される。

【0043】

図 2 は、I/O 回路 56a の構成を示す図である。I/O 回路 56a は、2 入力 AND ゲート 56a-1、3 ステートバッファ 56a-2、インバータ 56a-3、トランジスタ 56a-4、及び、抵抗 56a-5 で構成される。AND ゲート 56a-1 は、コネクタ 5 から接続パッド 56a-p に印加されるデータを PCMCIA コントローラ 54 に出力するためのゲートであり、一方の信号入力端子には、上記接続パッド 56a-p からの信号が入力され、残りの信号入力端子には、インバータ 56a-3 を介してカード検出信号が入力されている。3 ステートバッファ 56a-2 は、PCMCIA コントローラ 54 からのデータを接続パッド 56a-p に出力するためのバッファ回路であり、インバータ 56a-3 により反転されたカード検出信号が High レベルのときにオンに切り換わる。

【0044】

また、アナログスイッチ 57 は、High レベルのカード検出信号に応じてオンに切り換わるスイッチであり、後に参照する図 4 に示す通り 2 個のアナログスイッチ 57a, 57b で構成される。

【0045】

図 3 は、アナログスイッチ 57a の構成を示す図である。アナログスイッチ 57a は、互いのソース及びドレインが接続された 1 対の N チャンネル型 MOSFET 57a-1 及び P チャンネル型 MOSFET 57a-2 と、FET 57a-2 のゲートに検出信号の反転信号を入力するためのインバータ 57a-3 とで構成される。

【0046】

再び図 1 を参照する。カード検出部 52 は、コネクタ 5 に接続されたカードの種類を特定し、接続されたカードが PC カードの場合、Low レベルのカード検出信号を出力し、接続されたカードが新カード 2 の場合、High レベルのカード検出信号（新カード検出信号）を出力する。

【0047】

PC カードの接続時、I/O 回路 56 は、コネクタ 5 と PCMCIA コントローラ 54 の間のデータラインをイネーブルにし、アナログスイッチ 57 をオフとする。結果として

、コネクタ5とPCMCIAコントローラ54を接続するデータラインが形成される。この場合、PCカードより読み出されたデータは、データラインL2、I/O回路56、及び、PCカード・バスb4を介してPCMCIAコントローラ54に出力された後、当該PCMCIAコントローラ54からPCIバスb3を介してチップセット6に出力される。PCIバスb3及びI/O回路56は、双方向のものであり、チップセット6からのデータは、逆のルートでPCカードに出力される。

【0048】

他方、新カードの接続時、I/O回路56は、コネクタ5とPCMCIAコントローラ54の間のデータラインをディスイネーブルにし、アナログスイッチ57をオンとする。結果として、コネクタ5とUSBバスb5を接続するデータラインが形成される。即ち、この場合、当該新カード2より読み出されたデータは、データラインL2、アナログスイッチ57、及び、USBバスb5を介して、直接チップセット6が備えるUSBホストコントローラ6aに出力される。USBバスb5及びアナログスイッチ57は、双方向のものであり、チップセット6からのデータは、逆のルートで新カード2に出力される。

【0049】

図4は、PCカード制御装置11及びパッシブカードアダプタ1の内部構成をより詳細に示す図である。本図には、図1には示していなかったカードの種類に応じて供給電源を切り換える回路を示してある。また、本図において、リード信号(IORD#)およびライト信号(IOWR#)を伝えるラインは、図1中のデータラインL2に相当する。リード信号(IORD#)の線の一端は、カードアダプタ9内のコネクタ5のUSB_DP(プラス)のピンに接続され、他端は、I/O回路56aの信号入力端に接続される。ライト信号(IOWR#)の線の一端は、カードアダプタ9内のコネクタ5のUSB_DM(マイナス)のピンに接続され、他端は、I/O回路56bの信号入力端に接続されている。

【0050】

カード検出部52は、PCカード識別部52a、比較器52b、及び、レジスタ52cで構成される。

【0051】

PCカード識別部52aは、PCMCIAの規格に準拠したカードNo. テーブルを内蔵しており、PCMCIAに準拠した手順に従い接続されたカードの種類(バス幅、駆動電圧等)を表すカードNo. を特定する。PCMCIAの規格に準拠したPCカード識別部52aは、ソフトウェア処理を利用する物、及び、ハードウェア回路だけで構成される物が既に種々提案されている(例えば、本願出願人による特願2002-269935を参照)。比較器52bは、PCカード識別部52aにより特定されたカードNo. と、レジスタ52cに格納している新カードのカードNo. との比較を行い、一致する場合には、Highレベルの新カード検出信号を出力する。

【0052】

PCカード及びカードアダプタ1内において、上記4つのピン接続穴は、カードの種類、即ち、PCカードであるのか新カード2であるのかの別、PCカードである場合には駆動電圧等の別に、任意の二つのピン接続穴が相互に接続され、そして、任意の1つのピン接続穴が接地されるなどして、それぞれ固有の接続がなされている。

【0053】

以下、PCMCIAの規格に準拠したPCカード識別部52aが実行する処理内容を、より詳しく説明する。PCカード識別部52aは、コネクタ5へのカード接続に伴うカード検出用の信号のCD1#及びCD2#の電位レベルの変化よりカードの接続を検出し、VS1#の電位を約1msの期間、Highレベルに切り換える。そして、上記VS1#の電位切り換えの後、約0.8msのタイミングでCD2#、CD1#、VS2#及び、VS1#の電位状態をラッチ(レジスタに保存)する。引き続き、PCカード識別部52aは、VS2#の電位を約1msの期間、Highレベルに切り換える。VS2#の電位切り換え後、約0.8msのタイミングでCD2#、CD1#、VS2#、及び、VS1#の電位状態をラッチ(レジスタに保存)する。PCカード識別部52aは、PCMCIA

Aに準拠したカードNo. テーブルを参照しつつ、上記2つのタイミングでラッチした各4ビット、合計8ビットの信号の組み合わせに該当するカードNo. を特定し、特定したカードNo. の情報を、比較器52a及びホストに向けて出力する。

【0054】

カード検出部52から出力される信号がHighレベルの場合、I/O回路56a, 56bがディスイネーブルとなり、アナログスイッチ57a, 57bがオンに切り換わり、コネクタ5とUSBバスb5を接続する。他方、カード検出部52から出力される信号がLowレベルの場合、I/O回路56a, 56bがイネーブル、アナログスイッチ57a, 57bがオフとなり、コネクタ5とPCMCIAコントローラ54を接続する。

【0055】

上述するように、実施の形態1に係るPCカード制御装置11は、図12に示した従来のPCカード制御装置51が備えていたマルチプレクサ53及びUSBホストコントローラ55の代わりに、I/O回路56a, 56b及びアナログスイッチ57a, 57bを設けたものである。USBホストコントローラ55を除去することにより、回路規模の小型化及び低コスト化を図ることができる。また、しきい値の高いトランジスタで構成されるマルチプレクサを利用せずに、図2に示した構成のアナログスイッチ57a, 57bを用いることで、USB2.0に準拠するバスに流れる±0.4Vといった振幅レベルの小さい信号にも十分に対処することができる。

【0056】

電源切り換え部60は、2ビットデータを保持するレジスタ60a, 60b、ORゲート61b、及び、ANDゲート61aで構成される。レジスタ60a, 60bは、チップセット6（ホスト）より送り返されてくるレジスタ選択信号に基づいて、共にHighレベルのVcc3.3EN#信号及びVcc5EN#信号、HighレベルのVcc3.3EN#信号とLowレベルのVcc5EN#信号、又は、LowレベルのVcc3.3EN#信号とHighレベルのVcc5EN#信号の何れかの組み合わせの電源コントロール信号を出力する。

【0057】

2入力ORゲート61bは、一方の信号入力端子にレジスタ60aの出力が入力され、他方の信号入力端子にカード検出部52の出力するカード検出信号が入力される。2入力ANDゲート61aは、一方の信号入力端子にレジスタ60bの出力が入力され、他方の信号入力端子にカード検出部52の出力するカード検出信号の反転信号が入力される。

【0058】

カード検出信号がHighレベルの場合、ANDゲート61aはLowレベルのVcc3.3EN#信号を出力し、ORゲート61bはHighレベルのVcc5EN#信号を出力する。他方、カード検出信号がLowレベルの場合、ANDゲート61aからはレジスタ60bの出力がVcc3.3EN#信号として出力され、ORゲート61bからはレジスタ60aの出力がVcc5EN#信号として出力される。

【0059】

PCカード制御装置11の外部（つまりパソコンPC側）に設けられたパワースイッチ62は、例えば、それぞれ3.3v, 5vの電源が入力されている2個のLowアクティブなスイッチで構成される。パワースイッチ62は、電源切り換え部60から、HighレベルのVcc3.3EN#信号とLowレベルのVcc5EN#信号が入力される場合、Vcc=5vを出力し、LowレベルのVcc3.3EN#信号とHighレベルのVcc5EN#信号が入力される場合、Vcc=3.3vを出力する。

【0060】

上述するように、電源切り換え部60及びパワースイッチ62は、カード検出部52からの新カード検出信号の入力に応じて、コネクタ5への供給電圧を変換する電圧変換回路として機能する。

【0061】

なお、パワースイッチ62を、PCカード制御装置11に内蔵する実施の形態も考えら

れる。

【0062】

パッシブカードアダプタ 1 には、パワースイッチ 6 2 より供給された電圧 3.3 v を、新カード用に、更に、1.5 v に降下させるレギュレータ 6 3、1.5 v 及び 3.3 v の電圧を新カード 2 に供給するパワースイッチ（第 2 パワースイッチ）6 4 と、当該パワースイッチ 6 4 に対してパワーオン時にリセット信号を出力するパワーオンリセット 6 5 とで構成される。

【0063】

パワースイッチ 6 4 は、2 個のトランジスタスイッチ 6 4 a、6 4 b と、1 個のカウンタ 6 4 c とで構成される。トランジスタスイッチ 6 4 a、6 4 b は、コネクタ 5 へのカードの接続に伴う P E 2 # 信号の立ち下がりに応じてオンに切り換わる。図 5 のタイムチャートに示すように、カウンタ 6 4 c は、P E 2 # が L o w レベルに切り換わってから所定のカウンタ数だけカウントを行い、カウント終了に伴い H i g h レベルの P W R G D 信号を出力する。

【0064】

コネクタ 5 より新カード 2 が取り外されると、P E 2 # の電位が、L o w レベルから H i g h レベルに変化し、これにより、パワースイッチ 6 4 からの電源の供給が停止されると共に、P W R G D の信号出力が停止される。

【0065】

パッシブカードアダプタ 1 は、アダプタ内にレギュレータ 6 3 を備えたことにより、P C カード制御装置側での回路構成を少なくし、かつ、更に、別の駆動電圧を要求するカードが出現しても、パッシブカードアダプタ内の回路を変更するだけで容易に対処することができるという利点を持つ。

【0066】

(2) カード認識処理

図 6 は、上記構成の P C カード制御装置 1 1 のカード検出部 5 2 及び当該カード検出 5 2 からの情報に基づいてチップセット 6 に搭載される中央演算処理装置の実行するカード制御処理全般の流れを説明するための図である。まず、コネクタ 5 に P C カード又はパッシブカードアダプタ 1 が接続されたことをカード検出用の信号（C D 1 #、C D 2 #）の電位変化により検出した場合（ステップ S 1 1）、カード検出部 5 2 において接続されたカードが P C カードであるのか、又は、パッシブカードアダプタ 1 であるのかの判断を行う（ステップ S 1 2）。ここで、接続されたカードがパッシブカードアダプタ 1 である場合（ステップ S 1 2 で Y E S）、カード検出部 5 2 の出力するカード検出信号に基づいて、電源を切換えるための電源コントロール信号（V c c 3. 3 E N # 信号及び V c c 5 E N # 信号）の設定を行い（ステップ S 1 3）、パワースイッチ 6 2 を切り換えて、P C M C I A コネクタに電源 V c c = 3. 3 v を供給する（ステップ S 1 4）。パッシブカードアダプタ 1 に新カード 2 が接続されるのを待機する（ステップ S 1 5 で N O）。

【0067】

P E 2 # 信号が H i g h レベルから L o w レベルに切り換わることによって、パッシブカードアダプタ 1 のコネクタ 3 に新カード 2 が接続されたことが検出された場合（ステップ S 1 5 で Y E S）、パッシブカードアダプタ 1 内で、V c c = 3. 3 v 及び V c c = 1. 5 v が用意され、当該新カード 2 への電源 V c c = 3. 3 v 及び V c c = 1. 5 v の供給が開始される（ステップ S 1 6）。パワースイッチ 6 4 に内蔵するカウンタの終了に伴い、新カード 2 に対して P W R G D 信号がセットされ（ステップ S 1 7）、新カード 2 が使用可能状態になる（ステップ S 1 8）。

【0068】

他方、接続されたカードが P C カードの場合、通常の P C M C I A に準拠したカード制御処理が実行される。この場合、カード検出部 5 2 は、内部で所定のフラグを設定し（ステップ S 1 9）、ホストとして機能するチップセット 6 に内蔵されている中央演算処理装置（フローチャート中では単にホストと記す）に対して割り込み処理を要求する（ステッ

プS20)。ホストとして機能する中央演算処理装置は、カード検出部52から送られてくる情報に基づいて接続されたPCカードの種類(バス幅、駆動電圧)を認識する(ステップS21)。ホストとして機能する中央演算処理装置により電源コントロール信号(Vcc3、3EN#、Vcc5EN#)の設定が行われ(ステップS22)、パワースイッチ62の切り換えが行われ、PCMCIAコネクタに電源Vcc=3.3v及びVcc=1.5vが供給され(ステップS23)、PCカードが使用可能状態になる(ステップS24)。

【0069】

以上のように、従来のPCMCIAカード1に対しては、図中、※1で示すステップS21、S22において、パワースイッチ62は、ホストとして機能する中央演算処理装置からのコマンドによって電源制御されるが、新カード2に対応したパッシブカードアダプタ1に対しては、図中、※2で示すステップS13～S14において、ホストを介さずに、カード検出部52より出力されるカード検出号によって、パワースイッチ62が直接的に制御される。また、新カード2へは、図中、※3で示すステップS15～S17にて、パッシブカードアダプタ1内のパワースイッチ64により直接電源制御が行われる。

【0070】

従来のPCカード制御装置50であれば、コネクタ5にパッシブカードアダプタ1が挿入された場合、カード検出部50からの通知を受けてホストがパッシブカードアダプタ1に対する制御処理を行うと共に、パワースイッチ62をソフトウェア制御する必要があった。この場合、当然、新カードに対応するように制御プログラムを変更する必要がある。これに対して、本発明に係わるPCカード制御装置11を装着した場合、カード検出部52から出力されるカード検出信号によってパワースイッチ62が直接制御されるので、ホストの実行する制御プログラム自体が不要になると共に、処理の高速化が図られる。

【0071】

(3) 他の実施の形態

図7は、実施の形態2に係るPCカード制御装置12を備えるコンピュータシステム(図示せず)の上記PCカード制御装置12と、対応するパッシブカードアダプタ1'の構成を示す図である。PCカード制御装置12は、上記実施の形態1に係るパッシブカードアダプタ1が備えていたパワースイッチ64に相当する切換回路(第2パワースイッチ)66をPCカード制御装置11の内部に取り込んだものである。PCカード制御装置12と同じ構成物には、同じ参照番号を付してここでの重複した説明を省く。

【0072】

切換回路66は、2入力ANDゲート66a、インバータ66b、及び、カウンタ66cで構成される。ANDゲート66aの一方の信号入力端子には、PE2#信号が反転入力され、残りの信号入力端子にはカード検出信号が入力される。ANDゲート66aの出力端子は、インバータ66bを介して、カウンタ66cのイネーブル端子に接続される。また、ANDゲート66aの出力は、電源切り換え部60のANDゲート61aの一方の信号入力端子に入力されると共に、及び、ORゲート61bの信号入力端子に反転入力される。

【0073】

実施の形態2に係るPCカード制御装置12の上記切換回路66以外の構成は、電源切り換え部60の構成を含み、上述した実施の形態1に示す同じ参照番号の構成物と同じである。例えば、パッシブカードアダプタ1'は、アダプタ内にレギュレータ63を備えたことにより、PCカード制御装置側での回路構成を少なくし、かつ、更に、別の駆動電圧を要求するカードが出現しても、パッシブカードアダプタ内の回路を変更するだけで容易に対処することができるという利点を持つ。

【0074】

図8は、図6に示すフローチャートを図7の実施例に従って示したフローチャートである。図6に示したフローチャートと同じ処理には同じステップ番号を付して表し、ここでの重複した説明は省く。

【0075】

コネクタ5に接続されたカードがパッシブカードアダプタ1の場合（ステップS12でYES）、当該パッシブカードアダプタ1のコネクタ3に新カード2が挿し込まれるのを待機する（ステップS30でNO）。新カード2が挿し込まれた場合（ステップS30でYES）、カード検出部52の出力するカード検出信号に基づいて、電源を切換えるための電源コントロール信号（Vcc3.3EN#信号及びVcc5EN#信号）の設定が行われ（ステップS31）、これによりパワースイッチ62の切り換えが行われ、PCMCIAコネクタに電源Vcc=3.3v及びVcc=1.5vが供給される（ステップS32）。切換回路66に内蔵されているカウンタ66cが終了するのを待ってから、PWRGD信号を新カード2に出力し（ステップS33）、新カード2を使用可能状態にする（ステップS34）。

【0076】

図9は、実施の形態3に係るPCカード制御装置13を備えたコンピュータ101の構成を示す図である。当該実施形態は、実施の形態1のPCカード制御装置11が内蔵していたアナログスイッチ57をコンピュータ内に内蔵した点が異なる。その他の構成及び動作については実施の形態1に係るPCカード制御装置11及びパッシブカードアダプタ1と同じである。

【0077】

なお、図7を用いて説明した実施の形態2に係るPCカード制御装置12と、当該PCカード制御装置12に対応するパッシブカードアダプタ1'についても、同じ実施形態が考えられる。以下の実施形態についても同じである。

【0078】

図10は、実施の形態4に係るPCカード制御装置14を備えたコンピュータ102の構成を示す図である。当該実施形態は、実施の形態1のPCカード制御装置11が備えていたアナログスイッチ57の代わりに、同じ働きをするUSBハブ58を用意したことを特徴とする。USBハブ58として、既製部品を使用できるので安価なPCカード制御装置14を実現できる。

【0079】

図11は、本発明の第4の実施形態を示したPCカード制御装置15を備えたコンピュータ103の構成を示す図である。当該コンピュータ103は、上記実施の形態4のコンピュータ102がPCカード制御装置14に内蔵していたUSBハブ58を外側に設けたものである。PCカード制御装置15は、図12に示した従来のPCカード制御装置50からマルチプレクサ53、USBホストコントローラ55を削除して、代わりに、I/O回路56のみを追加すればよいので、回路変更は少なく、安価に製造することができる。

【0080】

なお、上述した各実施の形態のPCカード制御装置11、12、13、14、15は、新カード2がUSBバスを採用するが、代わりにPCI expressバス等のその他の新規のバス方式を採用するものでもよい。

【0081】

また、実施の形態においては、PCMCIAに準拠したPCカードを制御する装置を取り上げたが、PCMCIA以外の規格に準拠したカードを扱う制御装置に対してであっても、新カードを認識して所定の検出信号を出力するカード検出部52と同様に機能する検出部を備え、当該検出部の出力に基づいて使用するバスや電源回路の切換を行うスイッチ類を用意すれば、これらの制御装置に対しても、本発明のPCカード制御装置を適用することができる。

【図面の簡単な説明】

【0082】

【図1】実施の形態1に係るPCカード制御装置を備えたコンピュータの構成を示す図である。

【図2】I/O回路の構成を示す図である。

【図 3】 アナログスイッチの構成を示す図である。

【図 4】 図 1 に示した P C カード制御装置の詳細な構成を示す図である。

【図 5】 パッシブカードアダプタ内における信号のタイムチャートである。

【図 6】 実施の形態 1 に係る P C カード制御装置が P C カード及び新カードを認識する際の動作順序を説明するためのフローチャートである。

【図 7】 実施の形態 2 に係る P C カード制御装置の詳細な構成を示す図である。

【図 8】 実施の形態 2 に係る P C カード制御装置が P C カード及び新カードを認識する際の動作順序を説明するためのフローチャートである。

【図 9】 実施の形態 3 に係る P C カード制御装置の詳細な構成を示す図である。

【図 10】 実施の形態 4 に係る P C カード制御装置の詳細な構成を示す図である。

【図 11】 実施の形態 5 に係る P C カード制御装置の詳細な構成を示す図である。

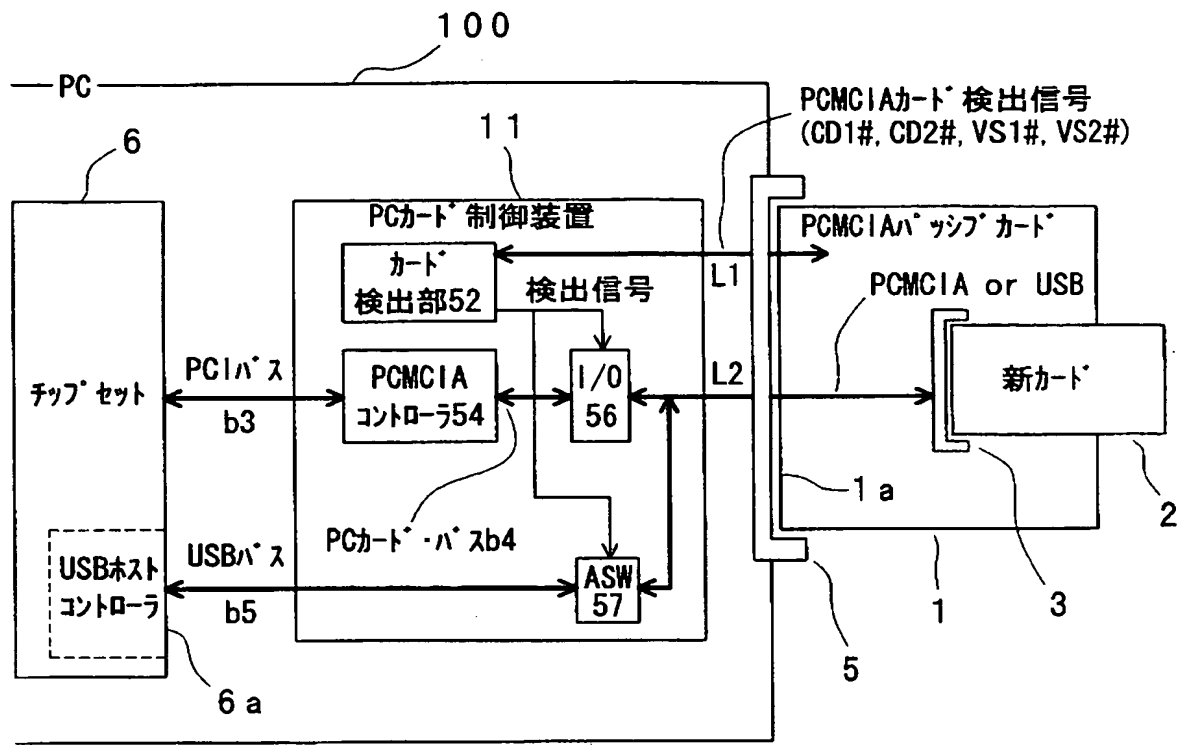
【図 12】 従来の P C カード制御装置を備えたコンピュータの構成を示す図である。

【符号の説明】

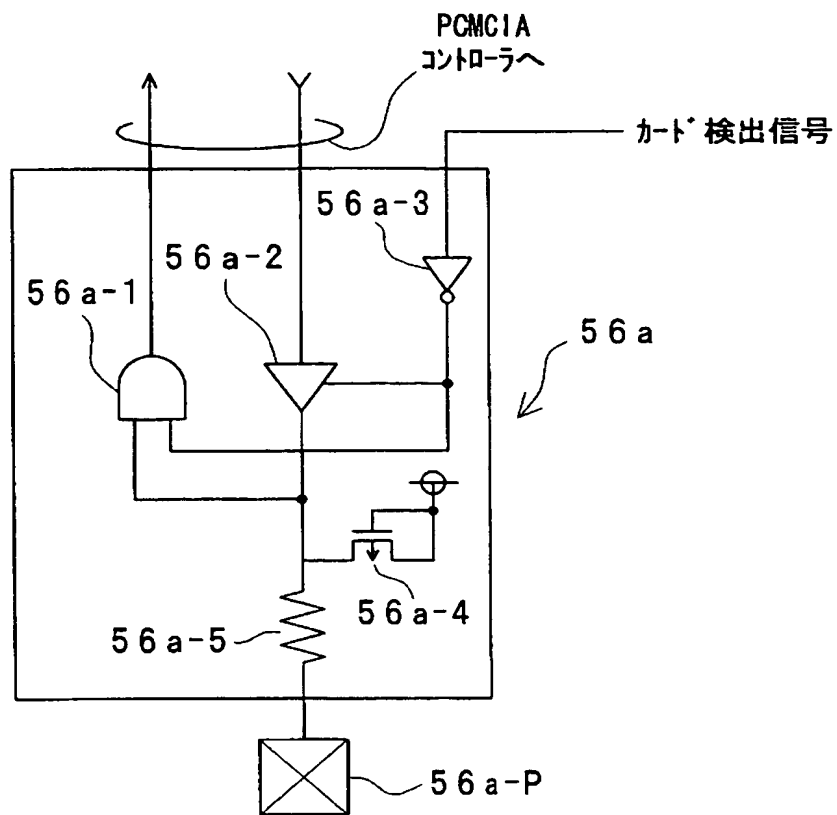
【0083】

1, 1' パッシブカードアダプタ、2 新カード、3, 5 コネクタ、11, 12, 13, 14, 15 P C カード制御装置、6 チップセット、6 a USB ホストコントローラ、52 カード検出部、54 P C M C I A コントローラ、56, 56 a, 56 b I/O 回路、57, 57 a, 57 b アナログスイッチ、100, 101, 102, 103 コンピュータ。

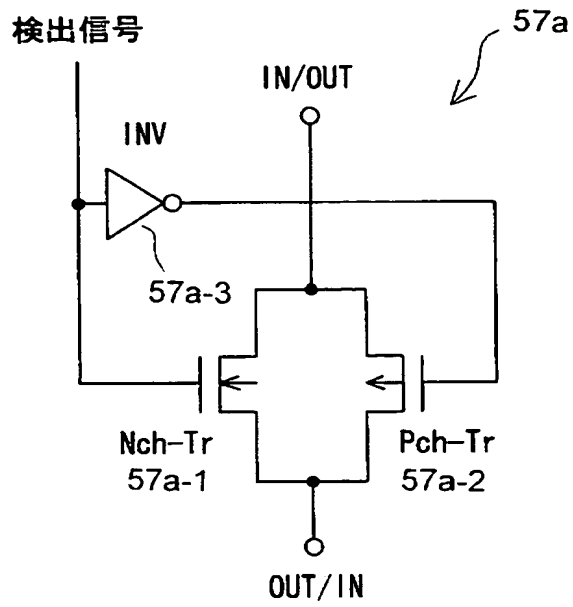
【書類名】 図面
【図 1】



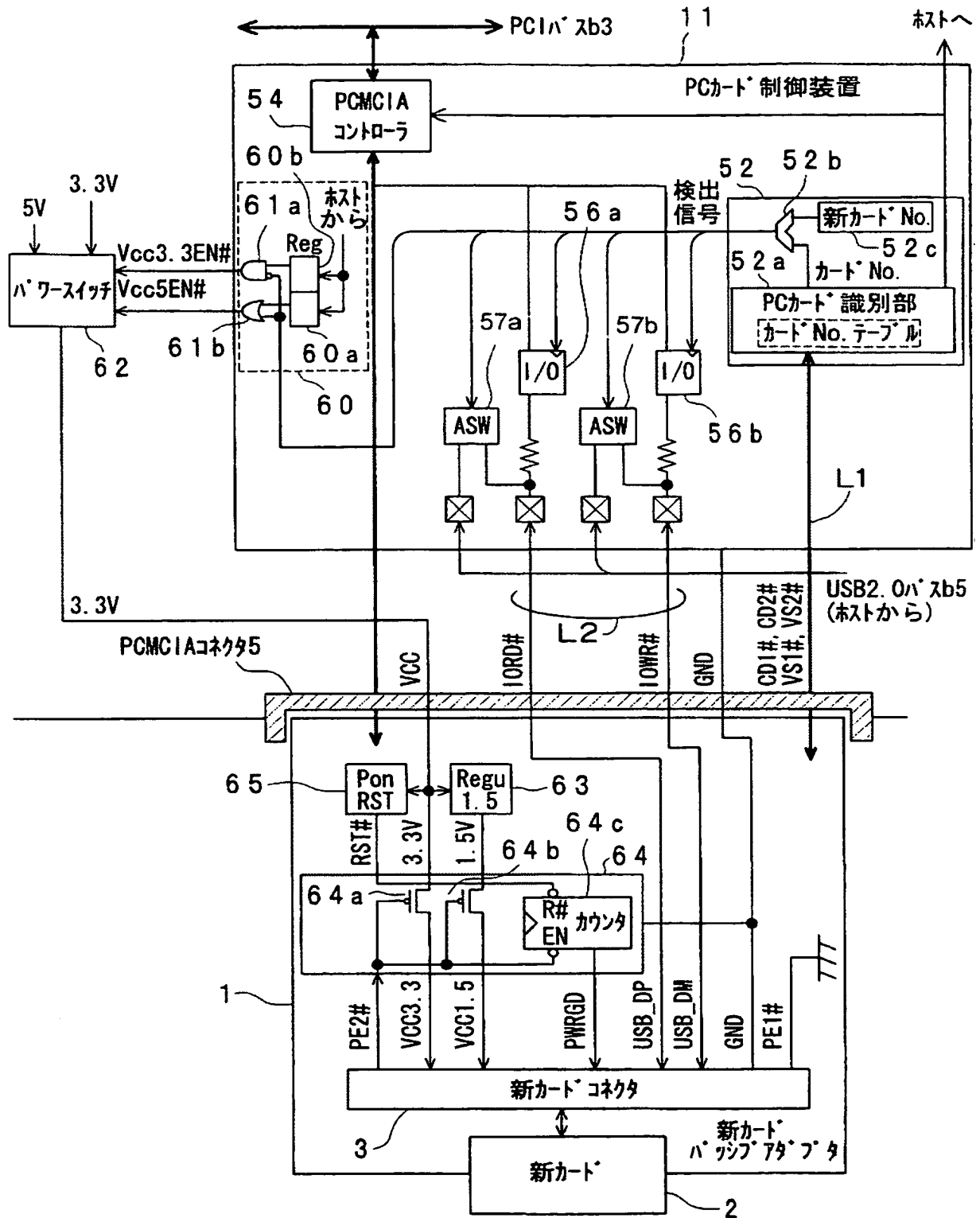
【図 2】



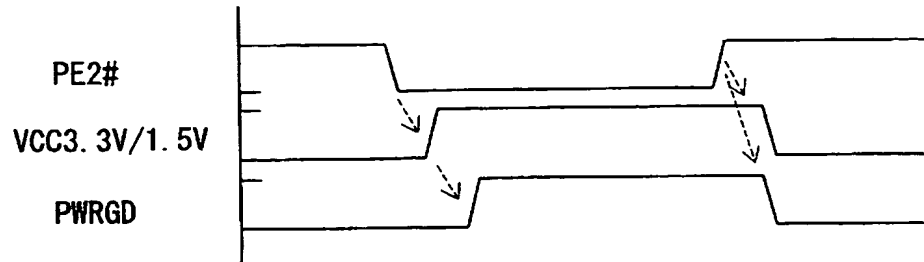
【図 3】



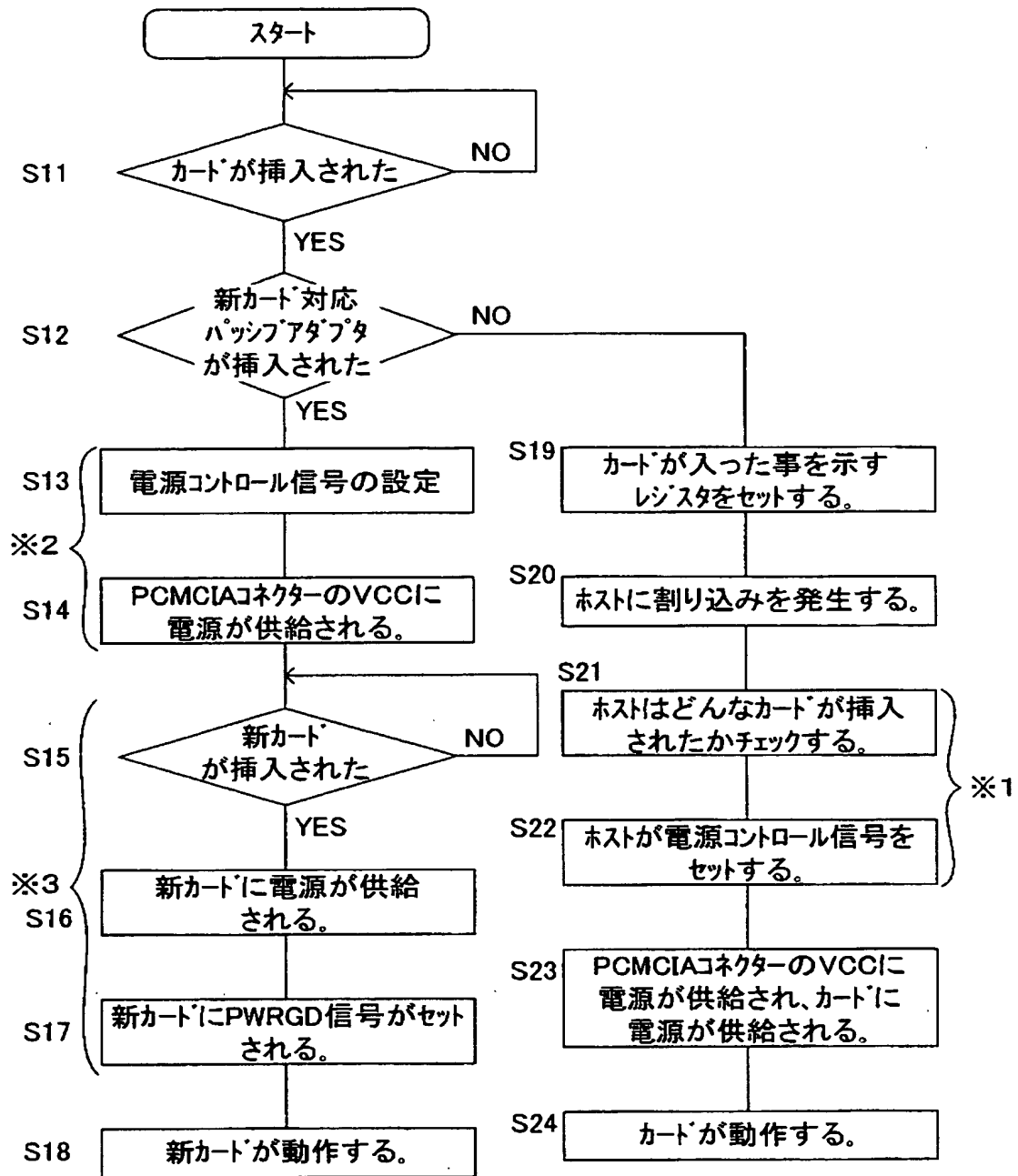
【圖 4】



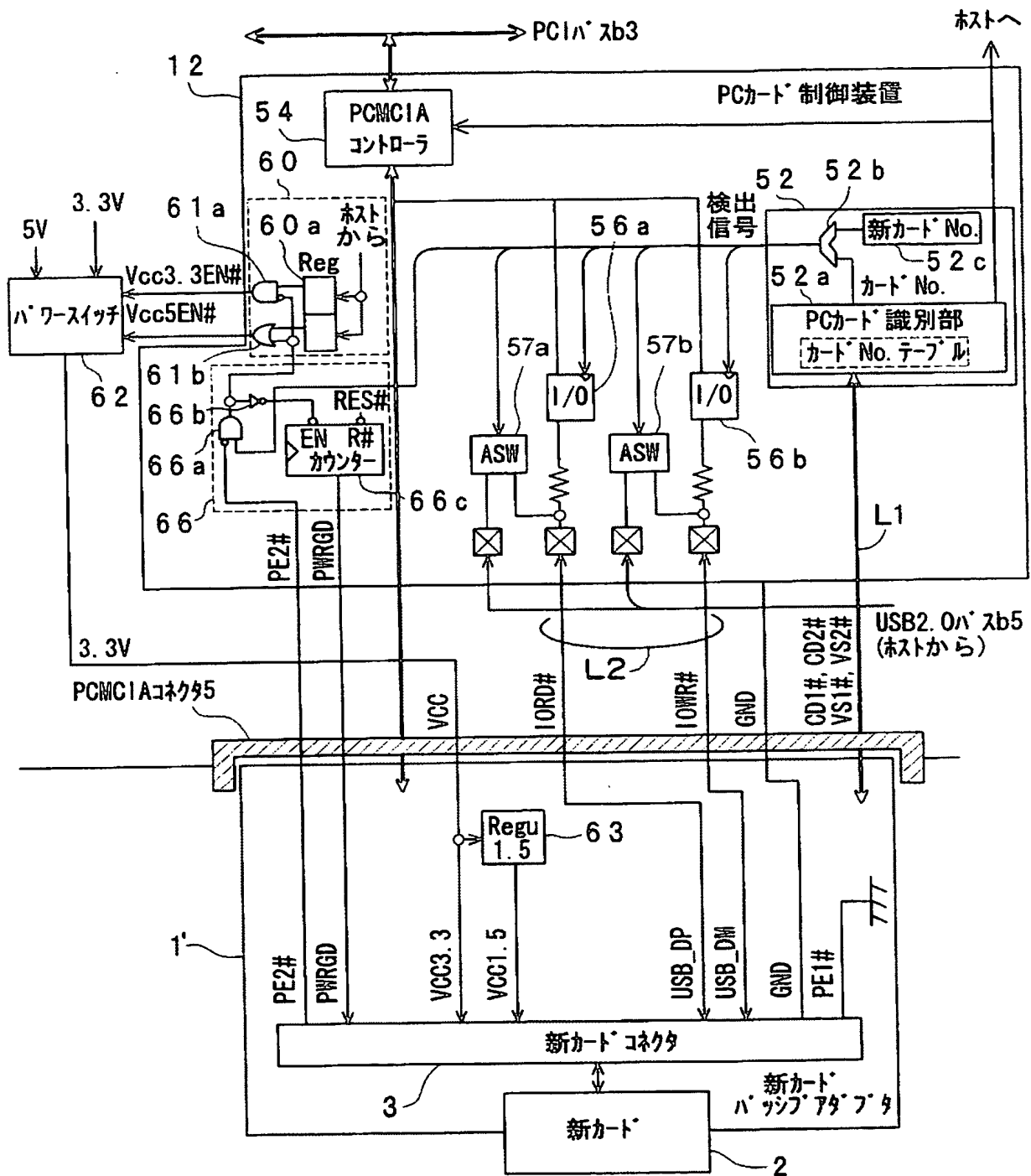
【図 5】



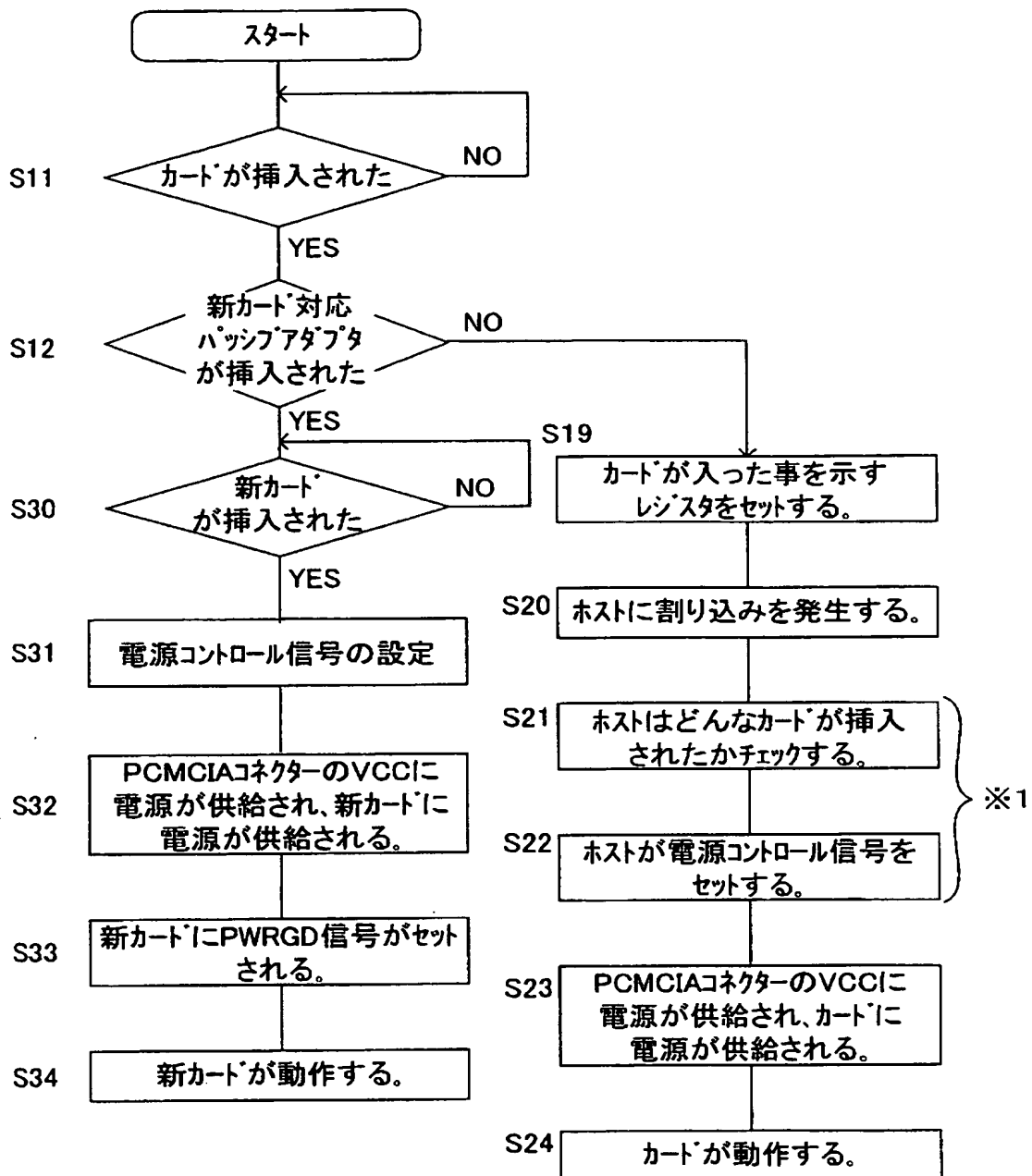
【図 6】



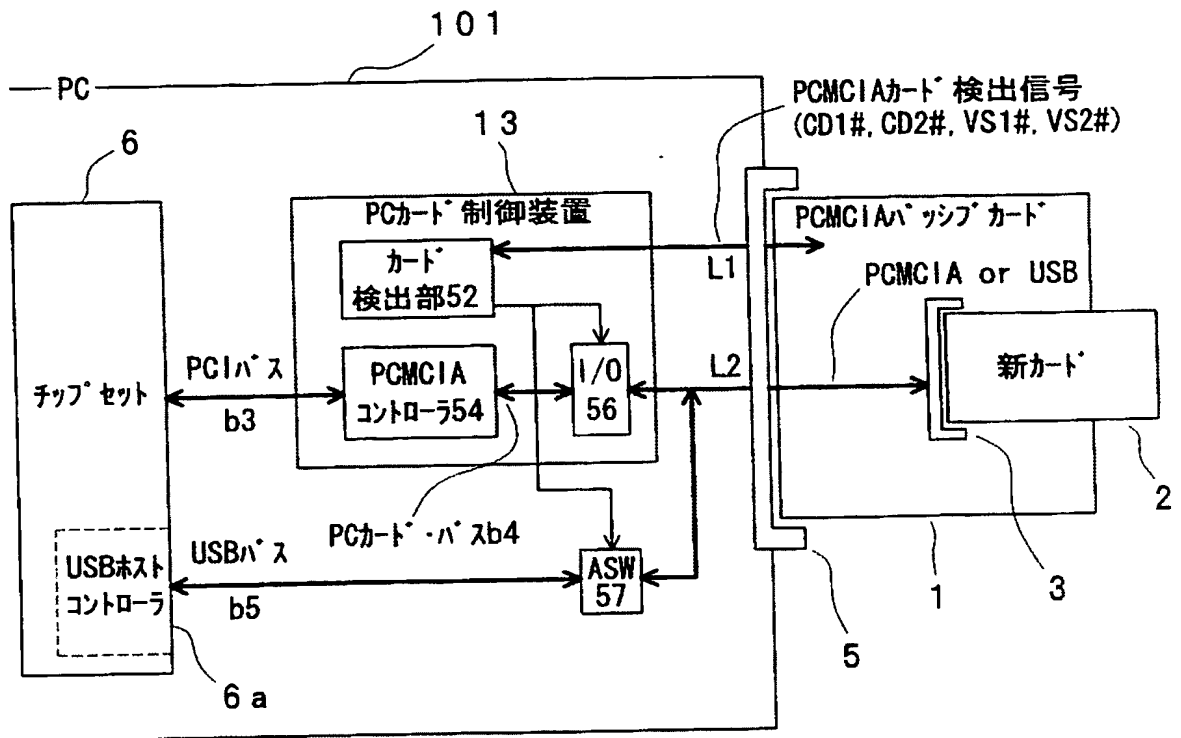
【図 7】



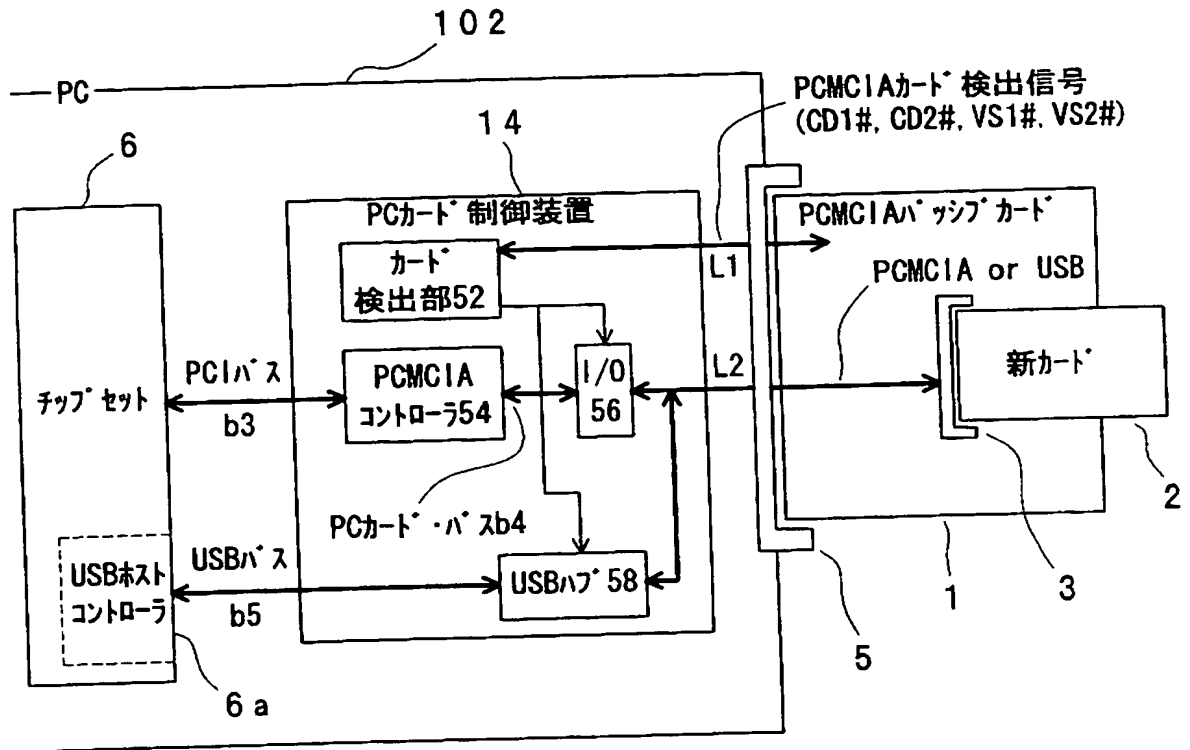
【図 8】



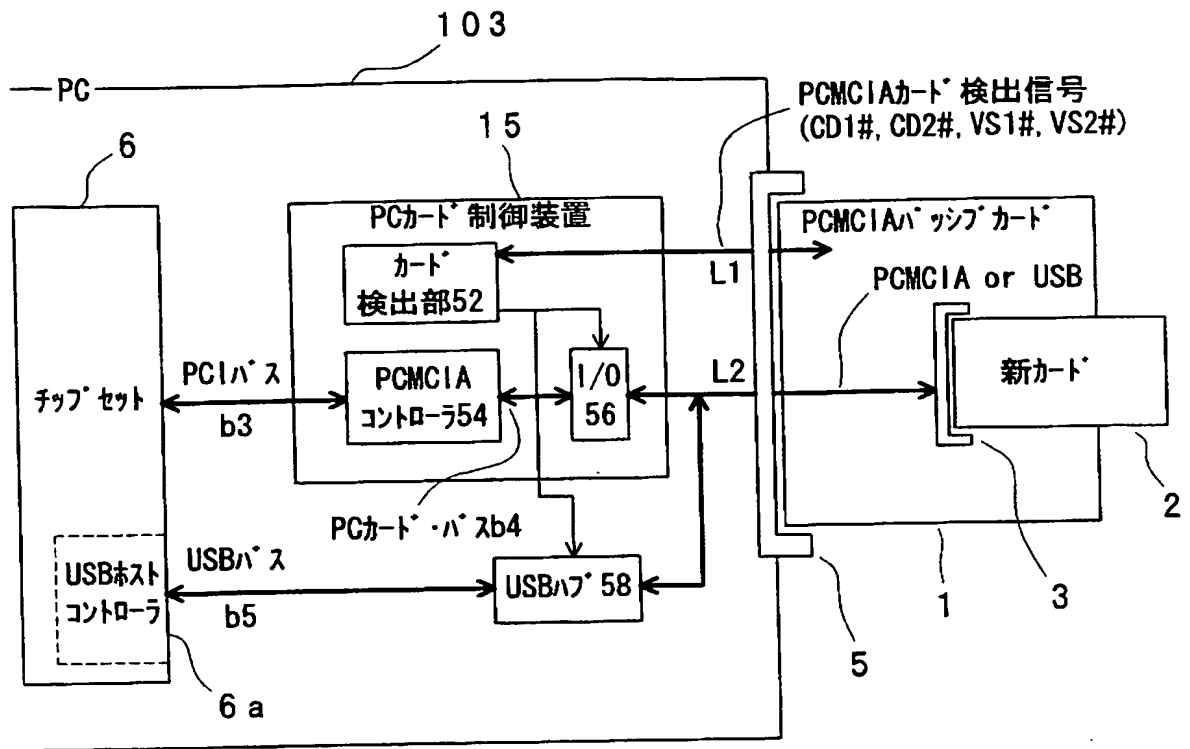
【図 9】



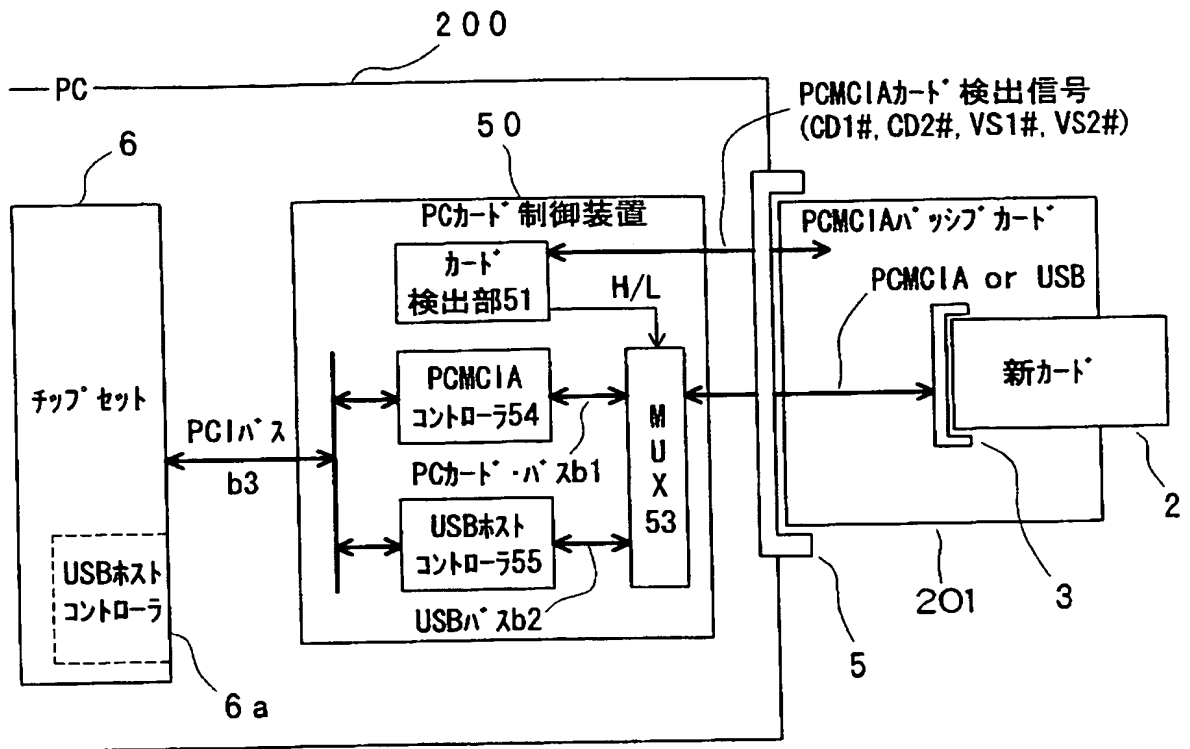
【図 10】



【図 11】



【図 12】



【書類名】 要約書**【要約】**

【課題】 より簡単な構成で U S B 2 . 0 や P C I express 等の新規格のバスに対応した新カードに容易に対応できる P C カード制御装置を提供することを目的とする。

【解決手段】 本発明の P C カード制御装置は、コネクタに接続された規格に準拠するカードを制御する P C カード制御装置であって、規格に準拠するカード以外に、直接、又は、アダプタを介してコネクタに接続された新しい規格に準拠した新カードを検出した場合に新カード検出信号を出力するカード検出部と、新カード検出信号の入力に応じて、コネクタを、直接新カード用のバスに、接続する配線切換回路とを備えることを特徴とする。

【選択図】 図 1

特願 2 0 0 4 - 0 5 6 3 6 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 7 4 7]

1. 変更年月日	2 0 0 2 年 5 月 1 7 日
[変更理由]	住所変更
住 所	東京都大田区中馬込 1 丁目 3 番 6 号
氏 名	株式会社リコー